



*Anti-windup: importancia análisis e implementación en PID analógico*

*Anti-windup: importance analysis and implementation in analog PID*

*Anti-windup: análise de importância e implementação em PID analógico*

Jesús Rodríguez-Flores <sup>I</sup>

[jesus.rodriguez@ute.edu.ec](mailto:jesus.rodriguez@ute.edu.ec)

<https://orcid.org/0000-0001-6254-2348>

Luis Sánchez-Muyulema <sup>III</sup>

[luis.sanchez@ute.edu.ec](mailto:luis.sanchez@ute.edu.ec)

<https://orcid.org/0000-0001-5078-3734>

Andrés Morocho-Caiza <sup>II</sup>

[andres.morocho@espoch.edu.ec](mailto:andres.morocho@espoch.edu.ec)

<https://orcid.org/0000-0003-3146-8784>

Paulina Sofía Valle-Oñate <sup>IV</sup>

[pvalleo2@unemi.edu.ec](mailto:pvalleo2@unemi.edu.ec)

<https://orcid.org/0000-0002-3253-3798>

**Correspondencia:** [jesus.rodriguez@ute.edu.ec](mailto:jesus.rodriguez@ute.edu.ec)

Ciencias Técnicas y Aplicadas

Artículo de Investigación

\* **Recibido:** 01 de octubre de 2023 \* **Aceptado:** 30 octubre de 2023 \* **Publicado:** 26 de noviembre de 2023

- I. Universidad UTE, Ecuador.
- II. Escuela Superior Politécnica de Chimborazo, Ecuador.
- III. Universidad UTE, Ecuador.
- IV. Universidad Estatal de Milagro, Ecuador.

## Resumen

El documento aborda un enfoque de bipuertos con aplicación de los teoremas de Miller para en conjunto con la ecuación de Shockley analizar el comportamiento no lineal anti-windup presente en el efecto integral del PID compacto y PID desagregado. La bondad manifiesta del anti-windup en el regulador PID evita la sobre compensación, toda vez que puede ser aplicado como limitador del rango de salida de la acción de control. Los resultados encontrados permiten destacar la bondad del anti-windup en el PID compacto, el cual evita sobre compensación del efecto integral y al mismo tiempo opera como limitador del rango de salida de la acción del control con el abdicad de la compleja y vinculante parametrización respecto a los valores resistivos y capacitivos de la topología, por el contrario el PID desagregado, presenta una facilidad para la parametrización, no obstante el efecto anti-windup opera sólo sobre el efecto integral, lo que exige una saturación al final para poder establecer el rango de la variable de salida del controlador, el abdicad de este regulador es la presencia de un ligero atraso en su salida.

**Palabras Clave:** PID anti-windup; Regulador; Bi-puerto; Amplificador; Saturación; Diodo; Condensadores; Resistencia.

## Abstract

The document addresses a biport approach with the application of Miller's theorems to, together with the Shockley equation, analyze the nonlinear anti-windup behavior present in the integral effect of compact PID and disaggregated PID. The obvious goodness of the anti-windup in the PID regulator prevents overcompensation, since it can be applied as a limiter of the output range of the control action. The results found allow us to highlight the goodness of the anti-windup in the compact PID, which avoids overcompensation of the integral effect and at the same time operates as a limiter of the output range of the control action with the abdication of the complex and binding parameterization regarding to the resistive and capacitive values of the topology, on the contrary the disaggregated PID, presents an ease for parameterization, however the anti-windup effect operates only on the integral effect, which requires saturation at the end to be able to establish the range of the controller's output variable, the abdication of this regulator is the presence of a slight delay in its output.

**Keywords:** PID anti-windup; Regulator; Bi-port; Amplifier; Saturation; Diode; Capacitors; Endurance.

## Resumo

O documento aborda uma abordagem biporta com a aplicação dos teoremas de Miller para, em conjunto com a equação de Shockley, analisar o comportamento anti-windup não linear presente no efeito integral do PID compacto e do PID desagregado. A óbvia vantagem do anti-windup no regulador PID evita a sobrecompensação, uma vez que pode ser aplicado como um limitador da faixa de saída da ação de controle. Os resultados encontrados permitem destacar a qualidade do anti-windup no PID compacto, que evita a sobrecompensação do efeito integral e ao mesmo tempo funciona como limitador da faixa de saída da ação de controle com a abdicação do complexo e a parametrização vinculativa quanto aos valores resistivos e capacitivos da topologia, ao contrário o PID desagregado, apresenta uma facilidade para parametrização, porém o efeito anti-windup atua apenas no efeito integral, que necessita de saturação no final para poder estabelecer a faixa da variável de saída do controlador, a abdicação deste regulador é a presença de um leve atraso em sua saída.

**Palavras-chave:** PID anti-windup; Regulador; Biporto; Amplificador; Saturação; Diodo; Capacitores; Resistência.

## Introducción

Por excelencia el regulador más usado en la industria es el regulador PID, en efecto Karl Amstrom afirma que este regulador se encuentra en el 95% de las industrias (Åström & Hägglund, 2009, pp. 1) . Con el conocimiento de los procesos industriales, se tiene en consideración que para muchos de los casos el controlador PID debe presentar un tope, ya sea para prevenir la sobre integración o porque simplemente el sistema no admite o soporta valores de la salida de control por razones de estrés, de la índole o naturaleza que sea, eléctrica, mecánica, etc. Por razones como ésta se ha planteado la necesidad de abordar el efecto anti-windup como la alternativa viable de garantizar la operatividad del sistema sin violentarlo y garantizando la estabilidad en su implementación (do Carmo & Araújo, 2013; Donnarumma et al., 2016, 2016, 2016; Hodel & Hall, 2004; Mantz & DeBattista, 2004b, 2004a; Peng et al., 1996; Sadalla et al., 2016; Scottedward Hodel & Hall, 2001; Walgama et al., 1992).

La implementación del anti-windup, de forma analógica, se vale de operar en las condiciones no lineales de algunos componentes, en el caso estudiado en este artículo, del diodo. Pero la operación en una zona no lineal de la gráfica de transconductancia de un dispositivo, no es suficiente, es

necesario el poder de la amplificación en la magnitud que permita manejar las consideraciones ideales de los bipuertos de impedancia de entrada y ganancia infinita con impedancia de salida nula (Pertence, 1991, pp. 10).

En el artículo, juega un rol fundamental el teorema de Miller para simplificar la explicación de la relación entrada salida en las topologías realimentadas a través de una impedancia (Fiore, 2023, pp. 151), y sin lugar a dudas, la aplicación de los teoremas tanto de Norton como Thevenin (Fiore, 2023, pp. 142; Floyd, 2007, pp. 295, 306). La aplicación de estos teoremas reduce significativamente la matemática analítica asociada a la evaluación de la no linealidad que introduce una realimentación implementada con un diodo.

Finalmente, la calidad del anti-windup, para cuando se alcanza la condición de actuación, se evalúa considerando la sensibilidad, no obstante, lo que se desea es la desensibilización alcanzado este punto (Millman, 1993, pp. 507). Resulta claro que, en este punto, la consideración matemática de la desviación absoluta da respuesta satisfactoria como bien pudiera darla una expansión de Taylor de primer grado.

## **Metodología**

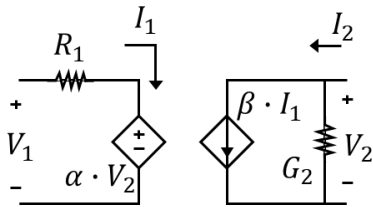
### **Análisis de bi-puertos**

Un bipuerto en circuitos eléctricos es un componente que tiene dos puertos, cada uno de los cuales puede tener una relación diferente entre la corriente y el voltaje, por tal motivo los clasificamos como:

- Thevenin-Norton, o de parámetros híbridos, Figura 1, siendo la ecuación (1) la representación matricial del sistema de ecuaciones con la matriz de parámetros híbridos.
- Thevenin-Thevenin, o de parámetros Y o de admitancia, Figura 2, siendo la ecuación (2) la representación matricial del sistema de ecuaciones con la matriz de parámetros híbridos
- Norton-Norton, o de parámetros Z o de impedancia, Figura 3, siendo la ecuación (3) la representación matricial del sistema de ecuaciones con la matriz de parámetros híbridos.

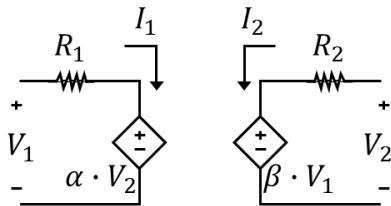
Aunque de amplio uso son también los bipuertos de parámetros T y  $\pi$ , desde el tratamiento electrónica que ocupa el presente documento, no son de interés para este estudio.

Los bipuertos, desde el punto de vista eléctrico y electrónico, son esenciales para analizar y diseñar sistemas eléctricos, ya que permiten estudiar la interacción entre dos puntos en un circuito. Los bipuertos se utilizan en diversas aplicaciones, desde circuitos simples hasta sistemas complejos de comunicación y control. Su comprensión facilita el modelado y la optimización de redes eléctricas, proporcionando una representación eficaz de la relación entre las variables eléctricas en un sistema de manera simplificada.



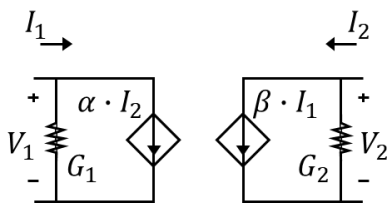
**Figura 1.** Bipuerto de parámetros híbridos, Thevenin-Norton

$$\begin{bmatrix} V_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} R_1 & \alpha \\ \beta & G_2 \end{bmatrix} \cdot \begin{bmatrix} I_1 \\ V_2 \end{bmatrix} \quad (1)$$



**Figura 2.** Bipuerto de parámetros Y o admitancia, Thevenin-Thevenin

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 1/R_1 & -\alpha/R_1 \\ -\beta/R_2 & 1/R_2 \end{bmatrix} \cdot \begin{bmatrix} v_1 \\ v_2 \end{bmatrix} \quad (2)$$



**Figura 3.** Bipuerto de parámetros Z o impedancia, Norton-Norton.

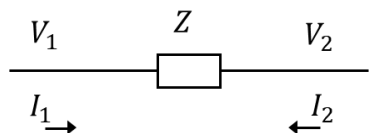
$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 1/G_1 & -\alpha/G_1 \\ -\beta/G_2 & 1/G_2 \end{bmatrix} \cdot \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (3)$$

**Teorema de Miller para la reflexión de impedancia**

El Teorema de Miller aborda la reflexión de impedancia en circuitos eléctricos, especialmente en configuraciones con elementos activos como transistores y amplificadores. En esencia, simplifica el análisis al relacionar la impedancia en un nodo de alta impedancia con la impedancia a tierra, a través de la ganancia de voltaje del elemento intermedio. Este enfoque simplificado del Teorema de Miller facilita el análisis de circuitos al proporcionar una expresión eficiente para la reflexión de impedancia.

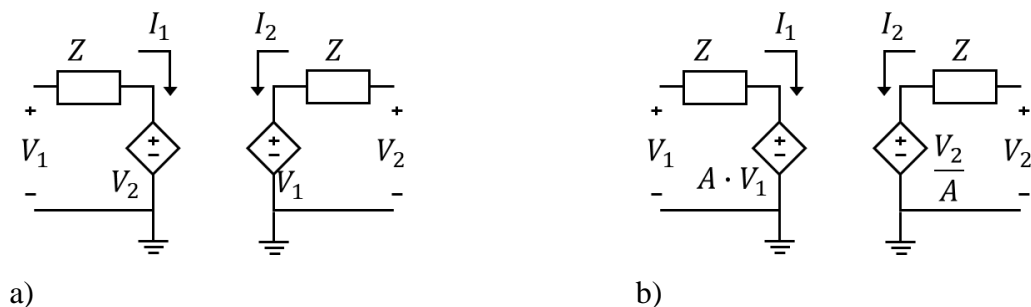
- Reflexión de impedancias conocidas la relación entre tensiones

La Figura 4 muestra un bipuerto en el cual la relación de tensiones es conocida, es decir  $V_1 \neq V_2$  y se cumple que  $V_2 = A \cdot V_1$  siendo  $I_2 = -I_1$ .



**Figura 4.** Bipuerto en el cual la relación de tensiones es conocida

Considerando el bipuerto Thevenin-Thevenin, y analizando la topología mostrada en la Figura 4, se concluye que  $\alpha = \beta = 1$ , por lo tanto, el bipuerto Thevenin-Thevenin equivalente se muestra en la Figura 5 a) y con su respectiva transformaciones de tensiones en b)



**Figura 5.** Bipuerto Thevenin-Thevenin de una topología con impedancia y relación de tensiones conocidas

Analizando la topología en la Figura 5 b) se tiene la corriente de la malla 1 que se muestra su ecuación en (4), y en consecuencia se tiene la impedancia vista desde  $V_1$ , como se muestra en la ecuación (5).

$$I_1 = \frac{V_1 - AV_1}{Z} = \frac{(1 - A)}{Z} V_1 \quad (4)$$

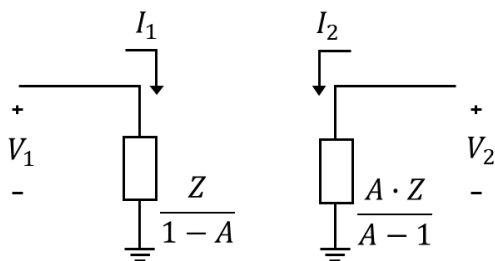
$$Z_1 = \frac{V_1}{I_1} = \frac{Z}{1 - A} \quad (5)$$

Al analizar la malla 2 de la Figura 5 b) se tiene en la ecuación (6) la expresión que determina la corriente, y en la ecuación (7) la impedancia resultante, vista desde  $V_2$ .

$$I_2 = \frac{(V_2 - V_2/A)}{Z} = \frac{V_2 \left( \frac{A-1}{A} \right)}{Z} \quad (6)$$

$$Z_2 = \frac{V_2}{I_2} = \frac{A}{A - 1} Z \quad (7)$$

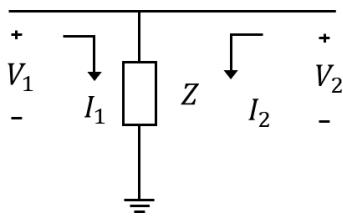
El resultado de la aplicación del teorema de Miller para la reflexión de impedancias, conocida la relación de tensiones, se compacta en la topología mostrada en la Figura 6.



**Figura 6.** Reflexión de impedancias, conocida la relación de tensiones y la impedancia

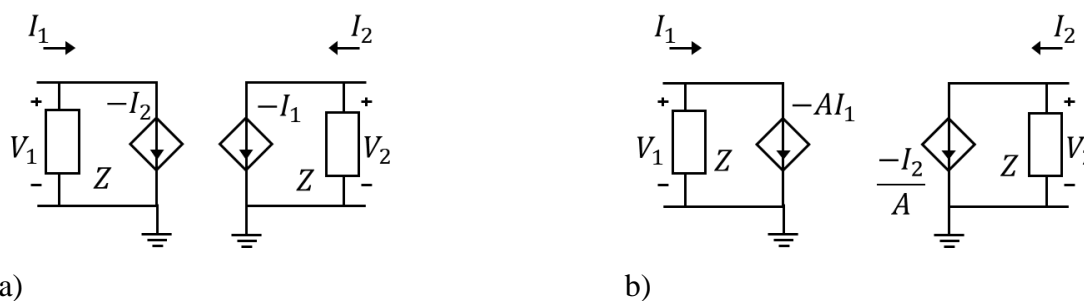
- Reflexión de impedancias conocidas la relación entre las corrientes

La Figura 7 muestra un bipuerto en el cual la relación de corrientes es conocida, es decir  $I_1 \neq I_2$  y se cumple que  $I_2 = A \cdot I_1$  siendo  $V_2 = V_1$ .



**Figura 7.** Bipuerto en el cual la relación de corrientes es conocida

Considerando el bipuerto Norton-Norton, y analizando la topología mostrada en la Figura 7, se concluye que  $\alpha = \beta = -1$ , por lo tanto el bipuerto Norton-Norton equivalente se muestra en la Figura 8 a) y con sus respectivas transformaciones de corrientes en b).



**Figura 8.** Bipuerto Norton-Norton de una topología con impedancia y relación de corrientes conocidas

Analizando la topología en la Figura 8 b) se tiene la tensión del nodo 1 que se muestra su ecuación en (8), y en consecuencia se tiene la impedancia vista desde  $V_1$ , como se muestra en la ecuación (9).

$$\frac{V_1}{Z} - AI_1 = I_1 \Rightarrow \frac{V_1}{Z} = I_1(1 + A) \tag{8}$$

$$Z_1 = \frac{V_1}{I_1} = (1 + A)Z \tag{9}$$

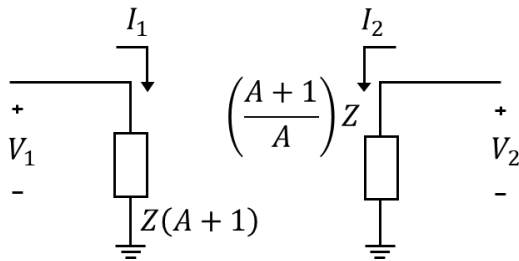
Al analizar el nodo 2 de la Figura 8 b) se tiene en la ecuación (10) la expresión que determina la tensión, y en la ecuación (11) la impedancia resultante, vista desde  $V_2$ .

$$\frac{V_2}{Z} - \frac{I_2}{A} = I_2 \Rightarrow \frac{V_2}{Z} = I_2 \left(1 + \frac{1}{A}\right) \tag{10}$$



$$Z_2 = \frac{V_2}{I_2} = \frac{A + 1}{A} Z \quad (11)$$

El resultado de la aplicación del teorema de Miller para la reflexión de impedancias, conocida la relación de corrientes, se compacta en la topología mostrada en la Figura 9.



**Figura 9.** Reflexión de impedancias, conocida la relación de tensiones y la impedancia

### ***Modelo de transconductancia de Shockley para el diodo***

El Modelo de Transconductancia de Shockley es una representación simplificada del comportamiento de un diodo, propuesto por William Shockley. Este modelo se centra en describir la relación entre la corriente y la tensión en un diodo semiconductor.

Según este modelo, la corriente a través de un diodo  $I_D$  se expresa en función de la tensión  $V_D$  mediante la ecuación (12) de Shockley.

$$I_D = I_S \cdot \left( e^{\frac{V_D}{V_T}} - 1 \right) \therefore V_T = \frac{273.15 + T^{\circ}_C}{11600} \quad (12)$$

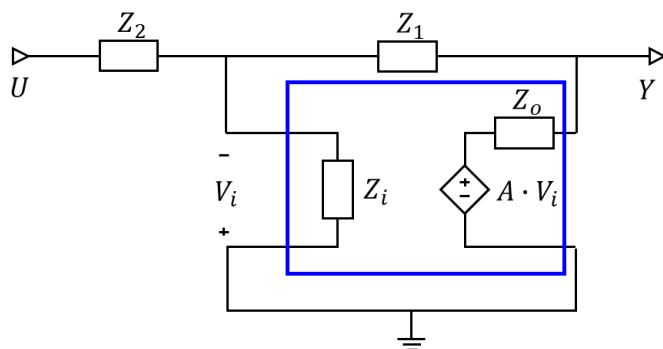
Donde  $I_S$  es la corriente de saturación inversa,  $V_T$  es la tensión térmica (aproximadamente 26 mV a temperatura ambiente) y  $n$  es el factor de idealidad, que varía típicamente entre 1 y 2.

El modelo de transconductancia destaca la relación exponencial entre la corriente directa y la tensión, proporcionando una herramienta matemática para entender el comportamiento no lineal de los diodos. Aunque este modelo es útil para análisis preliminares, en aplicaciones más avanzadas se pueden emplear modelos más complejos que consideran factores adicionales como capacitancias y resistencias parásitas. En general, el Modelo de Transconductancia de Shockley es esencial para entender el comportamiento básico de los diodos en circuitos electrónicos.

### ***Amplificador Operacional***

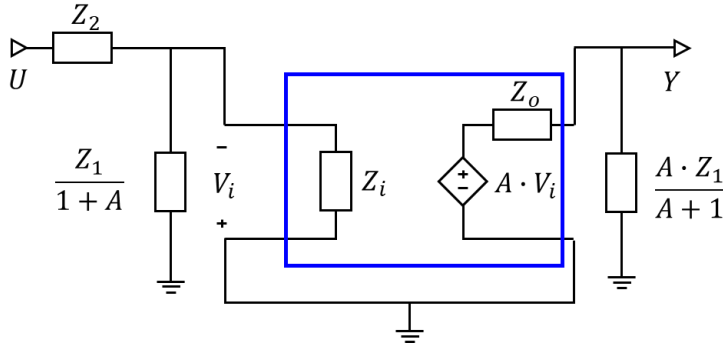
Un Amplificador Operacional (Op Amp) es un componente electrónico esencial que amplifica la diferencia de voltaje entre dos entradas. Diseñado con una alta ganancia de voltaje y bajo consumo de energía, el Op Amp se utiliza en una variedad de aplicaciones, desde amplificación de señales hasta operaciones matemáticas en circuitos electrónicos. Su símbolo estándar es un triángulo con dos entradas y una salida. La entrada no inversora se representa con el símbolo (+), la inversora con el símbolo (-), y la salida con una flecha que apunta hacia afuera. Aunque los Op Amps reales no alcanzan las características ideales, como una impedancia de entrada infinita y una impedancia de salida cero, se diseñan para aproximarse a estos parámetros. Su versatilidad se refleja en configuraciones como amplificadores no inversores, inversores, sumadores y restadores, lo que hace que los Op Amps sean fundamentales en el diseño de circuitos electrónicos para diversas aplicaciones.

La Figura 10 muestra la configuración de un amplificador invertidor con base en un diseño de bipuerto Thevenin-Thevenin, en el cual  $Z_1$  constituye la resistencia de realimentación. La Figura 11 muestra el modelo del amplificador invertidor, con la reflexión de impedancia empleando el teorema de Miller.



**Figura 10.** Amplificador inversor diseñado con base en un bipuerto Thevenin-Thevenin

Las ecuaciones (13) y (14) se corresponden con los divisores de tensión para determinar las tensiones  $-V_i$  y  $Y$ , respectivamente.



**Figura 11.** Amplificador invertidor diseñado con base en un bipuerto Thevenin-Thevenin con reflexión de impedancia empleando el teorema de Miller.

$$-V_i = U \cdot \left( \frac{1+A}{Z_1} + \frac{1}{Z_i} + \frac{1}{Z_2} \right)^{-1} \cdot \frac{1}{Z_2} = U \cdot \frac{Z_1 \cdot Z_i}{(1+A)Z_i \cdot Z_2 + Z_1 \cdot Z_2 + Z_1 \cdot Z_i} \quad (13)$$

$$Y = A \cdot V_i \left( \frac{1}{Z_0} + \frac{1}{Z_1} \cdot \frac{1}{\frac{A}{A+1}} \right)^{-1} \frac{1}{Z_0} = A \cdot V_i \cdot \frac{Z_1 \cdot \frac{A}{A+1}}{Z_1 \cdot \frac{A}{A+1} + Z_0} \quad (14)$$

Si se determina el límite para cuando  $z_i \rightarrow \infty$  se tienen las tensiones  $-V_i$  y  $Y$  en función de las impedancias restantes y de la ganancia, tal y como se muestran en las ecuaciones (15) y (16).

$$\lim_{z_i \rightarrow \infty} -V_i = \lim_{z_i \rightarrow \infty} U \cdot \frac{Z_1 \cdot Z_i}{Z_i[(1+A)Z_2 + Z_1] + Z_1 \cdot Z_2} = U \cdot \frac{Z_1}{(1+A)Z_2 + Z_1} \quad (15)$$

$$\lim_{z_i \rightarrow \infty} Y = -U \cdot \frac{Z_1 \cdot A}{(1+A)Z_2 + Z_1} \cdot \frac{Z_1 \cdot \frac{A}{A+1}}{Z_1 \cdot \frac{A}{A+1} + Z_0} \quad (16)$$

Al considerar la impedancia  $Z_0 \rightarrow 0$ , se tiene como resultado la ecuación (17), lo que permite, al considerar  $A \rightarrow \infty$ , obtener una expresión para  $Y$  como se muestra en la ecuación (18).

$$\lim_{\substack{z_i \rightarrow \infty \\ Z_0 \rightarrow 0}} Y = -U \cdot \frac{Z_1 \cdot A}{(1+A)Z_2 + Z_1} \cdot \frac{Z_1 \cdot \frac{A}{A+1}}{Z_1 \cdot \frac{A}{A+1}} = -U \cdot \frac{Z_1 \cdot A}{(1+A)Z_2 + Z_1} \quad (17)$$

$$\lim_{\substack{Z_i \rightarrow \infty \\ Z_0 \rightarrow 0 \\ A \rightarrow \infty}} Y = -U \frac{Z_1}{Z_2} \quad (18)$$

De la ecuación (18) se puede obtener la relación de ganancia, de la topología del inversor, con base en las impedancias  $Z_1$  y  $Z_2$ , bajo consideraciones ideales del Amplificador Operacional, tal y como se muestra en la ecuación (19).

$$\frac{U}{Y} = -\frac{Z_1}{Z_2} \quad (19)$$

Es importante destacar que, cuando  $Z_i \rightarrow \infty$ , la tensión en las terminales (-) y (+) dependen de la ganancia  $A$ , como se aprecia en la ecuación (20).

$$\lim_{Z_i \rightarrow \infty} -V_i = U \cdot \frac{Z_1}{(1 + A) \cdot Z_2 + Z_1} \quad (20)$$

Si la ganancia  $A \rightarrow \infty$ , se tiene que las terminales (-) y (+) presentan un diferencial de tensión cero, razón por la cual se le suele denominar, cortocircuito virtual, tal y como se presenta en la ecuación (21).

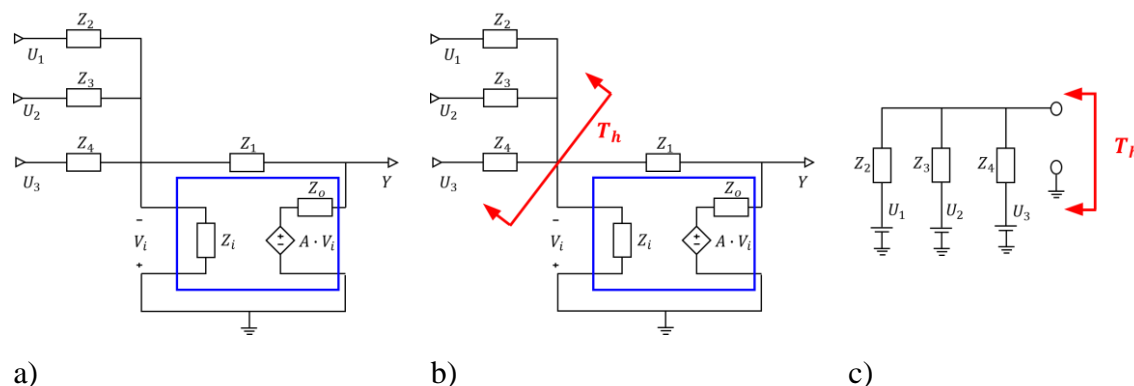
$$\lim_{\substack{Z_i \rightarrow \infty \\ A \rightarrow \infty}} -V_i = 0 \quad (21)$$

### ***Sumador invertidor con bases en un Opam***

La naturaleza del estudio presentado, amerita estudiar esta topología, sin pretender estudiar todas las posibles que se pueden analizar con este amplificador, modelado como bipuerto Thevenin-Thevenin. No obstante, en la sección de resultados y discusión, se tratarán las particularidades del caso.

Es menester, en aras de simplificar el estudio, considerar como base, lo analizado en el amplificador invertidor, y asumir que los teoremas fundamentales de circuitos eléctricos, tales como Thevenin y Norton, divisores de tensión, superposición y transformaciones de fuentes, además de Kirchhoff aplicado a circuitos eléctricos, son temas dominados.

Considerando lo dicho, se procede a presentar la topología de un sumador, y en consecuencia, su análisis.



**Figura 12.** Sumador de tres entradas implementado con un amplificador bipuerto Thevenin-Thevenin a) y b) con la identificación de la reducción circuital Thevenin, c) Reducción Thevenin del sumador.

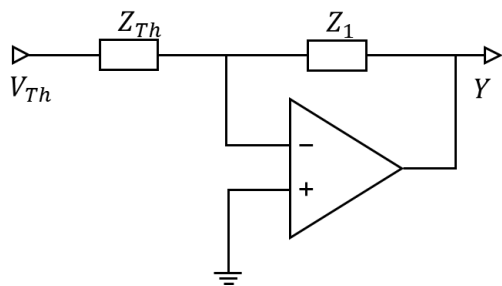
La Figura 12 muestra en a) al sumador de tres entradas, implementado con el amplificador bipuerto, Thevenin-Thevenin. En la Figura 12 b) Se observa la reducción circuital de la etapa de entrada implementado con Thevenin, siendo la Figura 12 c) La topología circuital que se reduce empleando el teorema de Thevenin.

$$Z_{Th} = \left( \frac{1}{Z_2} + \frac{1}{Z_3} + \frac{1}{Z_4} \right)^{-1} = \frac{Z_2 \cdot Z_3 \cdot Z_4}{Z_3 \cdot Z_4 + Z_2 \cdot Z_4 + Z_2 \cdot Z_3} \quad (22)$$

La ecuación (22) muestra la expresión que permite determinar la impedancia de Thevenin, siendo la ecuación (23) la tensión Thevenin resultante.

$$V_{Th} = Z_{Th} \left( \frac{U_1}{Z_2} + \frac{U_2}{Z_3} + \frac{U_3}{Z_4} \right) \quad (23)$$

Con la ayuda de la reducción Thevenin, se evidencia la correspondencia con el modelo del amplificador invertidor, tal y como se observa en la Figura 13, lo que permite determinar la tensión de salida haciendo uso de la ecuación (24).



**Figura 13.** Topología del amplificador sumador de 3 entradas, reducida a un equivalente Thevenin sumador invertidor.

La ecuación (25) muestra que si en la ecuación (24) las impedancias toman el mismo valor, resulta claro que la topología circuital se comporta como un sumador invertidor, en este caso de tres entradas.

$$Y = -V_{Th} \cdot \frac{Z_1}{Z_{Th}} \quad (24)$$

$$Z_1 = Z_2 = Z_3 = Z_4 = Z \Rightarrow Y = -(U_1 + U_2 + U_3) \quad (25)$$

### *El parámetro de Sensibilidad*

En el contexto de señales, la sensibilidad se puede entender como la respuesta de una salida a cambios en la entrada de una señal. En el ámbito de las señales, la sensibilidad se puede expresar en términos de la derivada de la salida con respecto a la entrada, o más generalmente, como la variación relativa de la salida con respecto a la variación relativa de la entrada.

Supongamos que tenemos una señal de entrada  $x(t)$  que produce una señal de salida  $y(t)$ . La sensibilidad ( $S$ ) se define como la derivada de la salida con respecto a la entrada, como se muestra en la ecuación (26).

$$S(t) = \frac{dy(t)}{dx(t)} \quad (26)$$

Esta expresión indica cómo cambia la salida en un punto específico en función de un cambio infinitesimal en la entrada en ese mismo punto. La sensibilidad puede variar con el tiempo y también puede depender de la frecuencia en el caso de señales periódicas.

Si se considera la variación relativa, la sensibilidad se puede expresar como la derivada del logaritmo de la magnitud de la salida con respecto al logaritmo de la magnitud de la entrada:

$$S(t) = \frac{d \log |y(t)|}{d \log |x(t)|} = \frac{\frac{1}{|y|} dy}{\frac{1}{|x|} dx} \cong \frac{\Delta y}{\Delta x} \cdot \frac{|x|}{|y|} \quad (27)$$

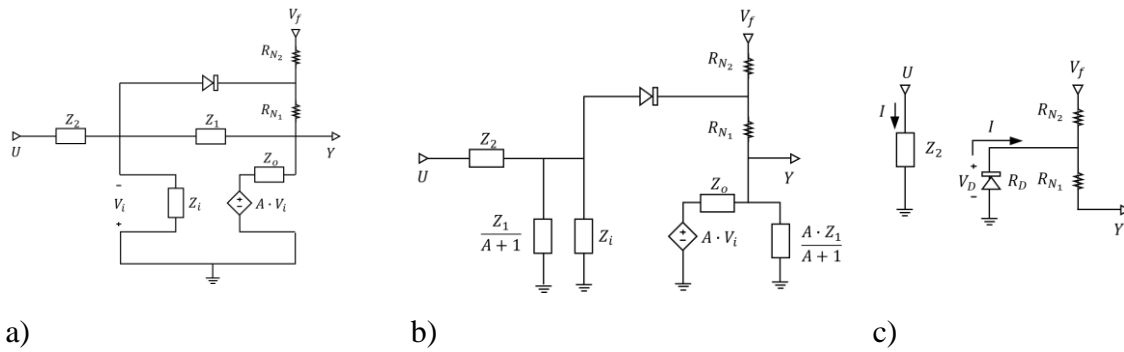
Esta forma de expresar la sensibilidad es útil cuando se trabaja con señales que pueden tener diferentes escalas de amplitud. Indica cómo cambia la magnitud de la señal de salida en relación con un cambio en la magnitud de la señal de entrada.

En resumen, la sensibilidad en el contexto de señales mide cómo la salida de un sistema o dispositivo responde a cambios en la entrada y se puede expresar mediante la derivada de la salida con respecto a la entrada, ecuación (26), o la variación relativa de la magnitud de la salida en relación con la variación relativa de la magnitud de la entrada, ecuación (27), para ambas ecuaciones, el resultado del cálculo de la sensibilidad es un parámetro adimensional.

## Resultados y discusión

### *Sensibilidad del anti-windup durante su actuación*

Si se analiza el anti-windup, al momento de su actuación operando con polaridad negativa sobre la salida, con base en una topología genérica de amplificación inversión, considerando impedancias, se tiene que, para su análisis, la mejor forma de abordarlo es aplicando la reflexión de impedancia de Miller para el caso de tensión conocida proporcional, como se muestra en la Figura 14 a) y b). Si se considera que la ganancia  $A$ , es lo suficientemente grande, la topología de la Figura 14 b) se transforma en la c), lo que permite determinar la condición de tensión de  $Y$  para la cual sucede este fenómeno.



**Figura 14.** a) Anti-windup operando con polaridad negativa sobre la salida. b) Análisis con reflexión de impedancia  $Z_1$  empleando el teorema de Miller. c) Comportamiento del diodo durante la operación del anti-windup.

La tensión de  $Y$  viene determinada por la ecuación (28), la cual puede aproximarse por la ecuación (29).

$$Y = R_{N_1} \cdot \left[ V_T \cdot \ln \left( \frac{U}{Z_2 \cdot I_{SS}} + 1 \right) \left( \frac{1}{R_{N_2}} + \frac{1}{R_{N_1}} \right) - \frac{V_f}{R_{N_2}} - \frac{U}{Z_2} \right] \quad (28)$$

$$Y \cong R_{N_1} \cdot \left[ V_T \cdot \ln \left( \frac{U}{Z_2 \cdot I_{SS}} \right) \left( \frac{1}{R_{N_2}} + \frac{1}{R_{N_1}} \right) - \frac{V_f}{R_{N_2}} - \frac{U}{Z_2} \right] \quad (29)$$

Una vez alcanzada esta condición, el efecto que tiene la variación de  $U$  en la tensión  $Y$ , puede determinarse por la sensibilidad, como se muestra en la ecuación (30).

$$\frac{\Delta Y}{\Delta U} \cong R_{N_1} \left[ \left( \frac{1}{R_{N_2}} + \frac{1}{R_{N_1}} \right) \cdot \frac{V_T}{U_q} - \frac{1}{Z_2} \right] \quad (30)$$

Considerando que  $V_T \ll U_q$  y  $\left( \frac{1}{R_{N_2}} + \frac{1}{R_{N_1}} \right) \ll 1$ , se tiene que la ecuación (30), puede ser simplificada como se muestra en la ecuación (31).

$$\frac{\Delta Y}{\Delta U} \cong - \frac{R_{N_1}}{Z_2} \quad (31)$$



Considerando que  $R_{N_1} \ll Z_2$ , se tiene que la ecuación (31), puede ser simplificada como se muestra en la ecuación (32). Lo que evidencia la insensibilidad de la topología circuital ante variaciones de  $U$ , una vez alcanzada la condición de saturación, lo que se interpreta como un valor estático de  $Y$ .

$$\frac{\Delta Y}{\Delta U} \cong 0 \quad (32)$$

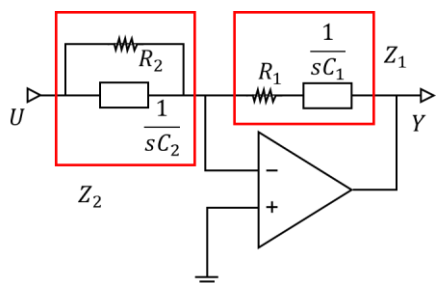
Este análisis y resultado, es independiente de la impedancia, siempre y cuando se cumplan las condiciones de tensión para esta situación y que  $R_{N_1} \ll Z_2$ , de ser así, el efecto anti-windup estará presente, si en  $Z_1$  se encuentra un efecto integral, en caso contrario el fenómeno se considera un efecto de saturación con las mismas implicaciones.

El análisis para el anti-windup, al momento de su actuación operando con polaridad positiva sobre la salida, es análogo a lo ya explicado y en consecuencia presenta las mismas conclusiones.

### ***PID compacto***

La naturaleza del estudio presentado, amerita el análisis de esta topología, sin pretender abordar todas las posibles que se pueden analizar con este amplificador, modelado como bipuerto Thevenin-Thevenin.

En la primera fase evaluativa se tiene al regulador PID mostrado en la Figura 15. Esta forma compacta es muy usada en las implementaciones cuyo ajuste de parámetros se efectúa en fábrica, siendo cualquier manipulación efectuada por personal técnico. La esencia del análisis se efectúa al margen o sin considerar el efecto anti-windup, y posteriormente se incorpora el efecto que opera sobre todo el regulador.



**Figura 15.** PID compacto, sus parámetros se corresponden con un ajuste de diseño

Para facilidad de análisis, la estructura del PID se desagrega considerando dos impedancias  $Z_1$  y  $Z_2$ , esto con el propósito de guardar similitud de análisis con la ecuación (18). No obstante, su parametrización, y la naturaleza dinámica de los componentes, hacen la diferencia en la dinámica del comportamiento, en el proceso de regulación. Las ecuaciones (33) y (34), establecen la dinámica de las impedancias que permiten lograr el efecto PID.

$$Z_2 = \left( SC_2 + \frac{1}{R_2} \right)^{-1} = \left( \frac{C_2 R_2 S + 1}{R_2} \right)^{-1} = \frac{R_2}{C_2 R_2 S + 1} \quad (33)$$

$$Z_1 = R_1 + \frac{1}{C_1 S} = \frac{C_1 R_1 S + 1}{C_1 S} \quad (34)$$

El efecto, desagregado matemáticamente, proporcional, integral y derivativo se observa en la ecuación (35), siendo la ecuación (36) una forma tácita de presentar la relación entre los componentes y los parámetros del regulador.

$$\begin{aligned} -\frac{Y}{U} = \frac{Z_1}{Z_2} &= \left( \frac{C_1 R_1 S + 1}{C_1 S} \right) \left( \frac{C_2 R_2 S + 1}{R_2} \right) = \frac{1 + (C_1 R_1 + C_2 R_2)S + C_1 C_2 R_1 R_2 S^2}{C_1 R_2 S} \quad (35) \\ &= \frac{C_1 R_1 + C_2 R_2}{C_1 R_2} + \frac{1}{C_1 R_2 S} + C_2 R_1 S \end{aligned}$$

Ahora bien, aunque no es limitante la forma de alcanzar los parámetros con base en los componentes, se sugiere implementar la determinación de los mismos iniciando con el efecto integral, y por ende, con el parámetro  $T_I$ , para ello se recomienda un valor comercial, y muy pequeño, para la capacitancia  $C_1$ , tal que la resistencia  $R_2$ , sea lo suficientemente grande, lo bastante, para que el comportamiento de la saturación del efecto anti-windup, sea lo más ideal posible, y se cumpla que  $R_{N_1} \ll Z_2$ , tal que la ecuación (31), puede ser simplificada como se muestra en la ecuación (32).

$$K_P = \frac{C_1 R_1 + C_2 R_2}{C_1 R_2}, \quad T_I = C_1 R_2, \quad T_D = C_2 R_1 \quad (36)$$

Al lograrse la equivalencia entre el parámetro  $T_I$  y los componentes  $C_1$  y  $R_2$ , como se muestra en la ecuación (37), se procede a determinar  $R_1$  con la ecuación (38).

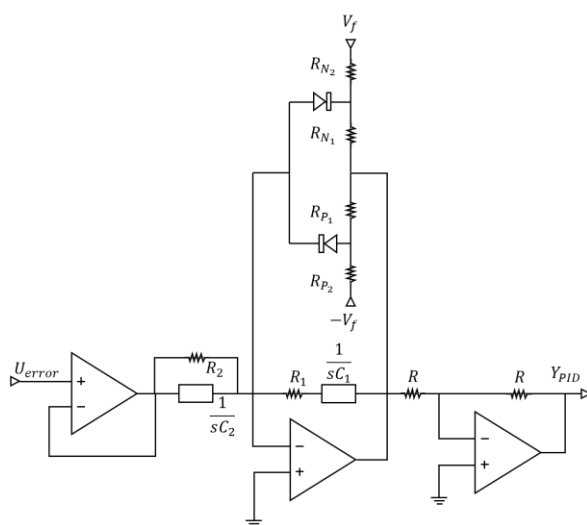
$$C_1 R_2 = T_I \Rightarrow R_2 = \frac{T_I}{C_1} \quad (37)$$

$$R_1 = \frac{T_i \cdot K_p}{2 \cdot C_1} + \sqrt{\left(\frac{T_i \cdot K_p}{2 \cdot C_1}\right)^2 - \left(\frac{T_d \cdot R_2}{C_1}\right)} \quad (38)$$

Conocidos los valores de los componentes  $C_1$ ,  $R_2$  y  $R_1$ , y del parámetro  $T_d$ , se determina  $C_2$ , haciendo uso de la ecuación (39).

Al alcanzar este punto del procedimiento, se tiene el regulador PID compacto que, en esencia, se realiza con tan sólo un Opam, no obstante debido al efecto invertidor, es menester añadir una configuración amplificador invertidor de ganancia unitaria, para garantizar la convergencia de la fase de salida, tal y como se muestra en la Figura 16.

$$C_2 = \frac{T_d}{R_1} \quad (39)$$



**Figura 16.** PID con anti-windup implementado con Opams

La Figura 16 muestra el PID con anti-windup implementado con un Opams, este núcleo presenta un desfase de  $180^\circ$  por lo que amerita, dependiendo el caso, de otra configuración amplificadora invertidora de ganancia unitaria.

### ***PID con efectos desagregados***

El control proporcional-integral-derivativo (PID) es un paradigma fundamental en la ingeniería de control automático y ha evolucionado a lo largo de décadas para convertirse en una herramienta esencial en diversas aplicaciones. Su estructura clásica normalizada  $K_p \left( 1 + \frac{1}{T_i s} + T_d s \right)$  refleja sus tres componentes principales: proporcional (P), integral (I) y derivativo (D).

El PID encuentra sus raíces en los primeros días de la automatización industrial. Aunque las ideas básicas de control proporcional ya se utilizaban a principios del siglo XX, la formalización del concepto de control PID se consolidó en la década de 1940. En esos años, ingenieros como Nyquist y Bode contribuyeron significativamente al desarrollo de la teoría de control y sentaron las bases para el PID.

El artículo de Ziegler y Nichols, titulado "Optimum Settings for Automatic Controllers," fue publicado en 1942. Estos ingenieros, John G. Ziegler y Nathaniel B. Nichols, desarrollaron este método de sintonización empírico para controladores proporcionales-integrales-derivativos (PID) durante la Segunda Guerra Mundial.

En este artículo, Ziegler y Nichols proponen un método práctico para ajustar los parámetros de un controlador PID sin la necesidad de un modelo matemático preciso del sistema. Su enfoque, conocido como el método de sintonización de Ziegler-Nichols, se basa en la observación de la respuesta al escalón del sistema y proporciona reglas empíricas para determinar los parámetros del controlador PID.

Este método se convirtió en un hito en el diseño de controladores automáticos y sigue siendo utilizado ampliamente en la actualidad. La sintonización de Ziegler-Nichols es especialmente útil en situaciones en las que la identificación del modelo del sistema es difícil o costosa. Su simplicidad y eficacia contribuyeron a su popularidad duradera en la comunidad de control automático.

En la década de 1950, con el advenimiento de la computación analógica, el control PID comenzó a implementarse más ampliamente. La capacidad de realizar cálculos más complejos y rápidos facilitó la implementación de sistemas de control más avanzados. El PID demostró ser robusto y

eficaz en una variedad de aplicaciones, desde la industria química hasta el control de procesos térmicos.

A medida que avanzaba la tecnología, especialmente con la transición a la era digital en la década de 1970, el PID experimentó una revolución significativa. Los controladores PID digitales reemplazaron gradualmente a sus contrapartes analógicas. Esta transición permitió una mayor precisión y flexibilidad en la implementación del control PID.

La estructura normalizada del PID  $K_p \left( 1 + \frac{1}{T_i s} + T_d s \right)$  se consolidó como una forma estándar y se convirtió en un marco de referencia para el diseño de controladores PID. Aquí,  $K_p$  es la ganancia proporcional,  $T_i$  es el tiempo integral y  $T_d$  es el tiempo derivativo. Esta forma proporciona una representación clara de cómo cada componente contribuye al comportamiento del sistema.

En la actualidad, el PID sigue siendo una herramienta central en el control automático. Su adaptabilidad y simplicidad lo hacen adecuado para una amplia gama de aplicaciones, desde sistemas industriales hasta dispositivos domésticos y automóviles. Aunque se han desarrollado variantes y técnicas más avanzadas de control, el PID sigue siendo una opción preferida en muchas situaciones debido a su eficacia probada y su capacidad para proporcionar un equilibrio óptimo entre estabilidad y rendimiento dinámico. La estructura normalizada del PID se ha convertido en un estándar que facilita su implementación y ajuste, contribuyendo a su posición destacada en el ámbito del control automático.

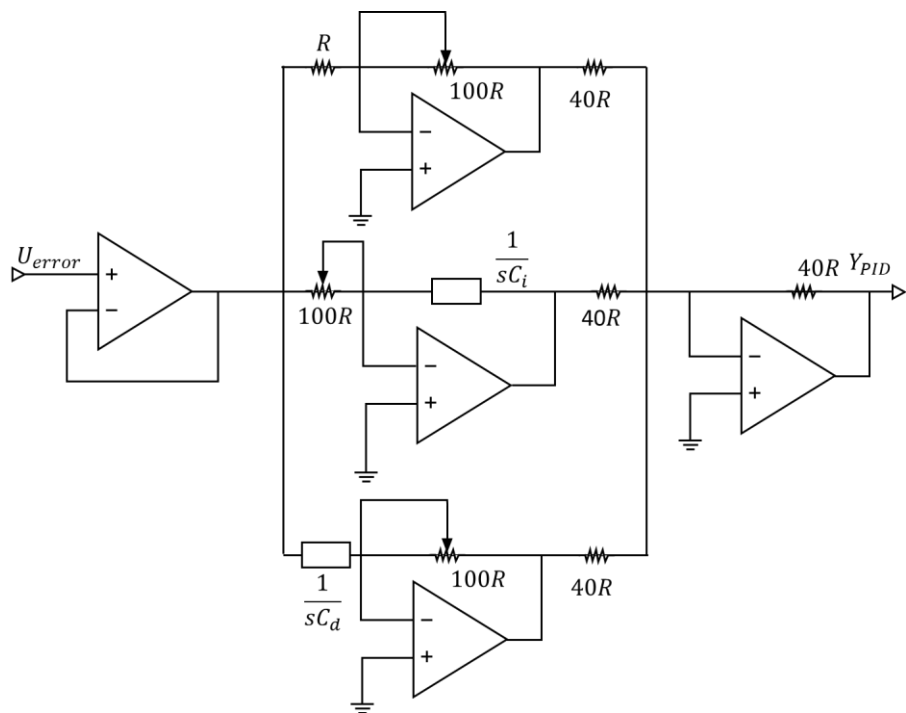
Con fines industriales, los efectos se desagregan con base en la relación presentada en la ecuación (40).

$$K_p \left( 1 + \frac{1}{T_i \cdot s} + T_d \cdot s \right) = K_p + \frac{1}{\frac{T_i}{K_p} \cdot s} + K_p \cdot T_d \cdot s = KP + \frac{1}{TI \cdot s} + TD \cdot s \quad (40)$$

El propósito de mantener la relación mostrada en la ecuación (40), es garantizar el ajuste independiente de cada uno de los efectos, pudiendo partir de los estándares de sintonización como las tablas de Ziegler y Nichols.

En la primera fase evaluativa se tiene al regulador PID mostrado en la Figura 17. Esta forma desagregada es muy usada en las implementaciones cuyo ajuste de parámetros se efectúan en sitio. Es el proceso quien demanda la sintonización de los parámetros garantizando la bondad del desempeño en función de criterios especificados o con base a la identificación del sistema y alguna

tabla de ajuste en particular, como la de Ziegler y Nichols. Sin embargo, la versatilidad de ajuste de parámetros, trae consigo implicaciones de diseño para garantizar un rango posible para cada uno de los parámetros.



**Figura 17.** Configuración desagregada de los efectos P + I + D, diseñada para un rango de operación

Las ecuaciones (41), (42) y (43) presenta un rango para  $\alpha_p$ ,  $\alpha_i$  y  $\alpha_d$  en el cual se sugiere diseñar los ajustes para lograr los valores o ganancias de los parámetros  $KP$ ,  $TI$ , y  $TD$ .

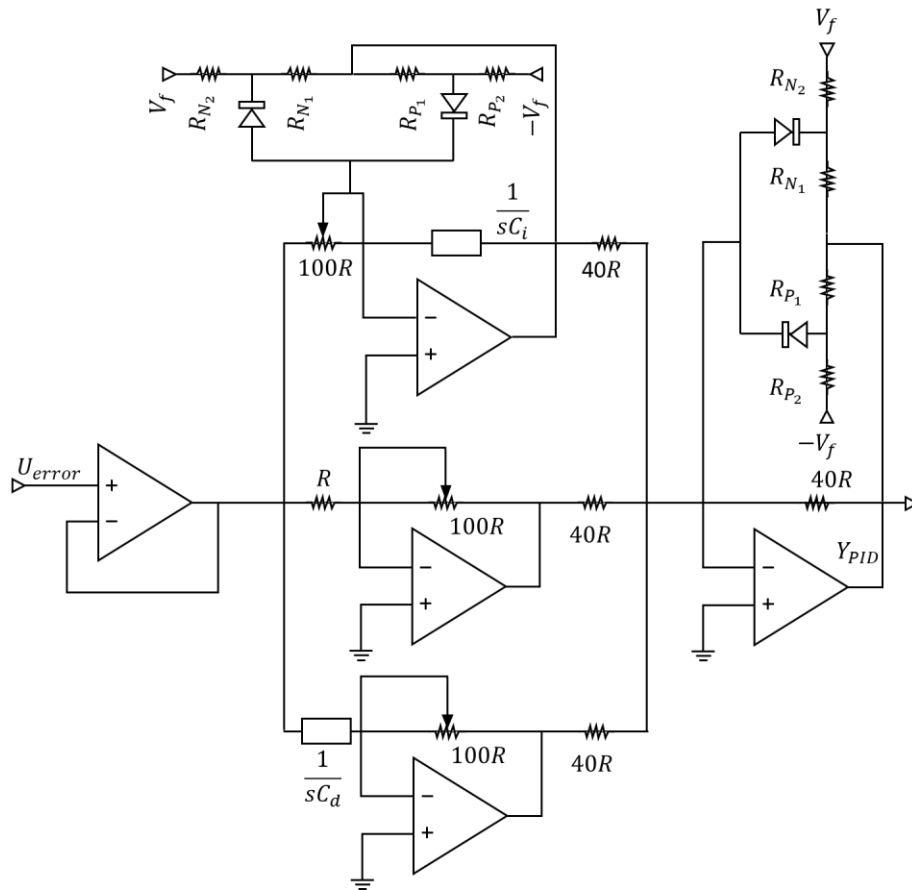
$$KP = \alpha_p \therefore 0 < \alpha_p < 100 \tag{41}$$

$$TI = \alpha_i C_i R \therefore 0 < \alpha_i < 100 \tag{42}$$

$$TD = \alpha_d C_d R \therefore 0 < \alpha_d < 100 \tag{43}$$

Si se selecciona un valor para  $C_i = C_d = 10\mu F$  y  $R = 10k\Omega$ , se tendría un rango entre 0 y 10 para cada uno de los parámetros  $TI$ , y  $TD$ . No obstante, es importante destacar, que si el valor de tiempo está por debajo de la unidad, es menester reemplazar el capacitor por un valor de capacitancia

significativamente más bajo, tal que se garantice que se cumpla que  $R_{N1} \ll Z_2$  planteada en la ecuación (31).



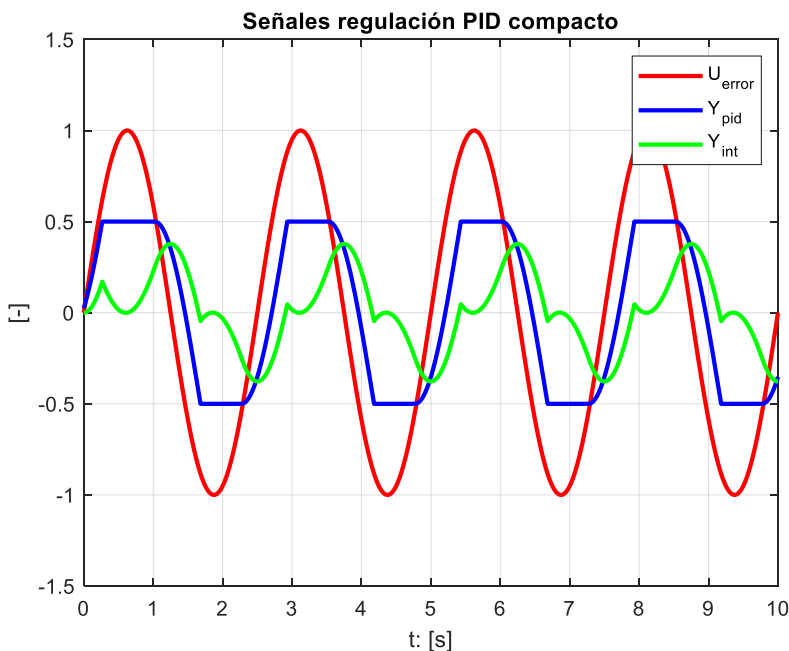
**Figura 18.** Configuración desagregada de los efectos P + I + D, diseñada para un rango de operación, con efecto anti-windup y saturación PID.

Finalmente, la incorporación de la condición anti-windup, para el efecto integral, y la saturación del controlador PID, se observa en la Figura 18.

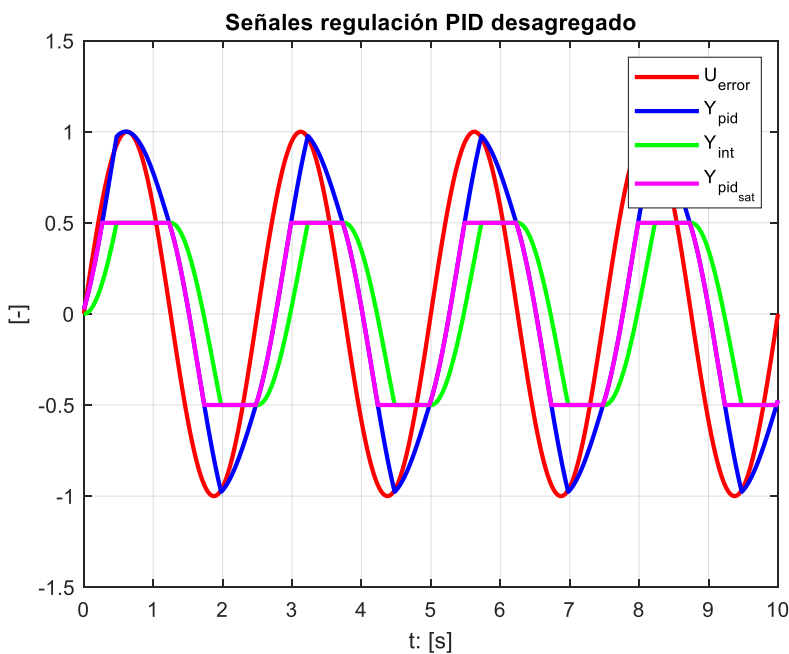
### *Comparación de desempeño, ante una señal de error, de un PID con efectos desagregados y un PID compacto*

Considérese para el caso  $u(t) = 1 \cdot \sin\left(\frac{2\pi}{2.5}t\right)$  como la señal de error a tratar, con parámetros para los controladores:  $T_i = 0.5$ ,  $T_d = 0.01$ ,  $K_p = 0.5$ , limitación de  $\pm 0.5$ . Bajo estas condiciones, se observa en la Figura 19 como opera el efecto anti-windup impidiendo que la acción de control

supere el límite, trazo azul de la gráfica. No obstante, se aprecia que esta acción de anti-windup es consecuencia de la dinámica de la acción integral del regulador, que puede apreciarse en trazo verde.



**Figura 19.** Desempeño del regulador PID compacto con anti-windup

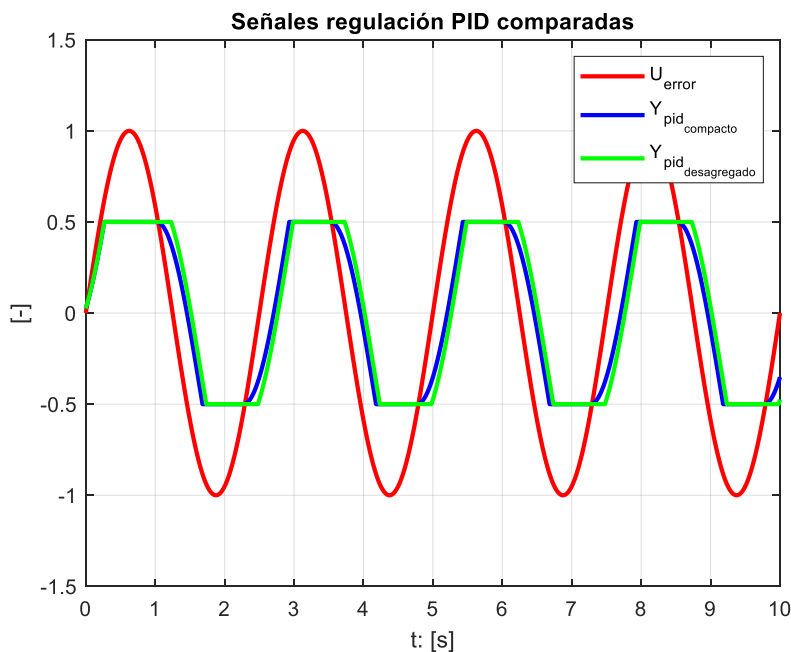


**Figura 20.** Desempeño del regulador PID desagregado con anti-windup y saturación



La operación del efecto anti-windup en el PID desagregado, se presenta en la Figura 20. La salida del controlador, en trazo magenta, es una consecuencia del anti-windup del efecto integral en agregación con los efectos derivativo y proporcional, pero, finalmente, saturado. El desempeño se presenta limpio, y con un efecto en la regulación acorde a lo esperado.

El precio de elegir una configuración u otra, radica en las bondades de desempeño en contraposición a la versatilidad de ajuste. Se puede apreciar, en la Figura 21, el desempeño de ambos controladores PID ante la misma señal de error de entrada. En esta figura comparativa, se aprecia la ventaja en el desempeño del controlador PID compacto con efecto anti-windup sobre el PID desagregado con efecto anti-windup y saturación. La capacidad de reacción del PID compacto permite dar respuesta con un mínimo de atraso, conjugando la bondad del anti-windup con la de una salida del controlador limitada, ambas bondades en una sola configuración, por el contrario, el PID desagregado al efectuar el anti-windup en el efecto integral, sin considerar el resto de los efectos, amerita una etapa de saturación, en consecuencia la respuesta se atrasa más de lo requerido al momento de reaccionar antes cambios que permitan operar dentro del rango de la condición anti-windup y de limitación.



**Figura 21.** Comparación en el desempeño del regulador PID compacto y desagregado (trazo azul y verde, respectivamente) con anti-windup

Ante la evidencia presentada, la decisión de tomar una u otra configuración se fundamenta en: versatilidad de ajuste o capacidad anti-windup aplicada al controlador en conjunto, para la primera opción el PID a elegir es el desagregado, y para la otra opción, el PID compacto.

Finalmente, es importante resaltar que el PID desagregado admite cualquier valor para los efectos integral, proporcional derivativo, sin embargo, la configuración electrónica para el PID compacto debe satisfacer condiciones como la presentada en la ecuación (38).

## Conclusión

El efecto anti-windup es una condición operativa necesaria que contribuye a incrementar la estabilidad del sistema y su regulación, adicionalmente es un efecto que permite acotar la salida del regulador PID tal que el elemento final no se someta a condiciones de estrés, o a condiciones de operaciones marginales. El fenómeno estudiado es posible lograrlo gracias a las condiciones no lineales del diodo y a las condiciones cercanas a la idealidad de los amplificadores operacionales, lo que permite asegurar una sensibilidad en el rango operativo no condicionado por los límites de operación del anti-windup, y una insensibilidad para valores que superen o salgan del rango. Por último, se tiene que el mejor PID anti-windup es el implementado de manera compacta, sin embargo el más versátil, en cuanto a ajuste de parámetros, es el que se implementa con las acciones desagregadas.

## Referencias

- Åström, K., & Hägglund, T. (2009). Control PID avanzado. In *Journal of Chemical Information and Modeling* (Vol. 501). Pearson Prentice Hall.
- do Carmo, S. N., & Araújo, J. M. (2013). A Feedforward Anti-Windup Scheme for Integral Controllers Inspired on a Deformed Integral Operator. V015T16A010. <https://doi.org/10.1115/IMECE2013-62227>
- Donnarumma, S., Zaccarian, L., Alessandri, A., & Vignolo, S. (2016). Anti-windup synthesis of heading and speed regulators for ship control with actuator saturation. 1284–1290. <https://doi.org/10.1109/ECC.2016.7810466>
- Fiore, J. M. (2023). *Semiconductor Devices Theory and Application*. dissidents. <http://www.dissidents.com/resources/SemiconductorDevices.pdf>

- Floyd, T. L. (2007). Floyd Floyd Octava Edición Octava. [www.pearsoneducacion.net/floyd%0Ahttp://media.espora.org/mgoblin\\_media/media\\_entries/1455/Principios\\_de\\_circuitos\\_electricos.pdf](http://www.pearsoneducacion.net/floyd%0Ahttp://media.espora.org/mgoblin_media/media_entries/1455/Principios_de_circuitos_electricos.pdf)
- Hodel, A. S., & Hall, C. E. (2004). Authors' Reply to Comments on "Variable-Structure PID Control to Prevent Integrator Windup." *IEEE Transactions on Industrial Electronics*, 51(3), 738–739. <https://doi.org/10.1109/TIE.2004.827822>
- Mantz, R. J., & DeBattista, H. (2004a). Comments on "Variable-Structure PID Control to Prevent Integrator Windup." *IEEE Transactions on Industrial Electronics*, 51(3), 736–738. <https://doi.org/10.1109/TIE.2004.825205>
- Mantz, R. J., & DeBattista, H. (2004b). Comments on "Variable-Structure PID Control to Prevent Integrator Windup." *IEEE Transactions on Industrial Electronics*, 51(3), 736–738. <https://doi.org/10.1109/TIE.2004.825205>
- Millman, J. (1993). *Microelectrónica*. Hispano Europea.
- Peng, Y., Vrancic, D., & Hanus, R. (1996). Anti-windup, bumpless, and conditioned transfer techniques for PID controllers. *IEEE Control Systems*, 16(4), 48–57. <https://doi.org/10.1109/37.526915>
- Pertence, A. (1991). *Amplificadores Operacionales y Filtros Activos: Teoría, Proyectos y Aplicaciones Prácticas*.
- Sadalla, T., Horla, D., Koziarski, P., & Owczarkowski, A. (2016). Stability analysis of simple anti-windup compensation in approximate pole-placement control of a second order oscillatory system with time delay. 312–315. <https://doi.org/10.1109/MMAR.2016.7575153>
- Scottedward Hodel, A., & Hall, C. E. (2001). Variable-structure PID control to prevent integrator windup. *IEEE Transactions on Industrial Electronics*, 48(2), 442–451. <https://doi.org/10.1109/41.915424>
- Walgama, K. S., Rännbäck, S., & Sternby, J. (1992). Generalisation of conditioning technique for anti-windup compensators. *IEE Proceedings D Control Theory and Applications*, 139(2), 109. <https://doi.org/10.1049/ip-d.1992.0016>